

# 104 年特種考試地方政府公務人員考試試題

等 別：四等考試

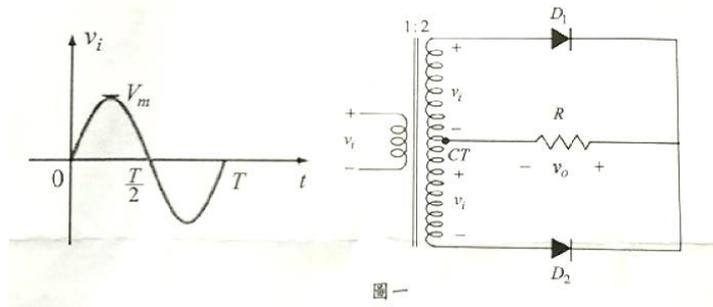
類 科：電力工程、電子工程、電信工程

科 目：電子學概要

一、如圖一所示，輸入信號為一個週期  $T$  之連續信號：

(一)請配合輸入信號說明  $D1$  及  $D2$  何時會導通。

(二)請以輸入信號為參考，繪出  $v_o$ ，並說明那個部分是由  $D1$  或  $D2$  導通形成。

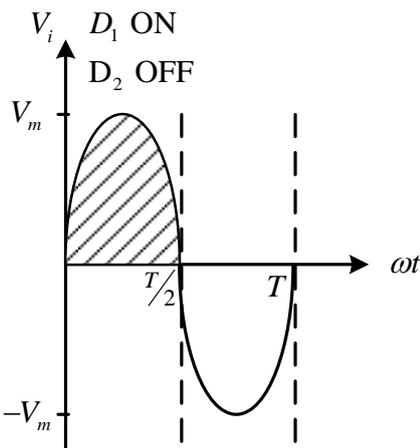


【擬答】：

(一)

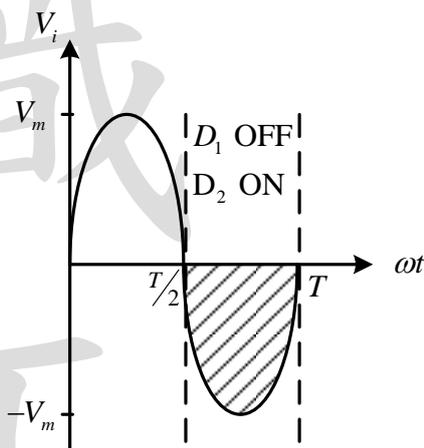
正半週：

$V_i > 0V$ ， $D_1$  二極體導通

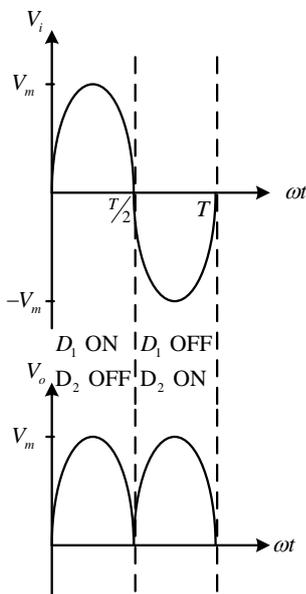


負半週：

$V_i < 0V$ ， $D_2$  二極體導通



(二)



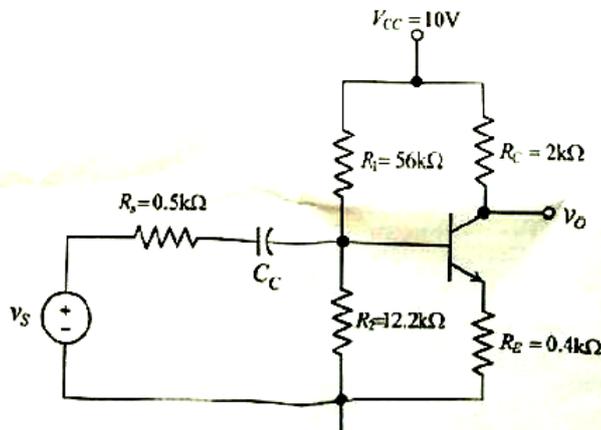
公職王歷屆試題 (104 地方政府特考)

二、如圖二所示， $V_{BE(on)}=0.7V$ ， $\beta=100$ ：

(一)請繪出直流之效應電路。

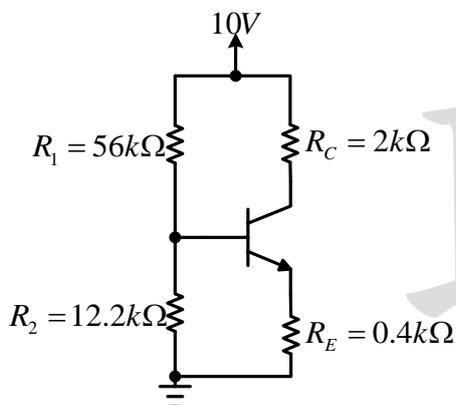
(二)利用(一)之結果將電晶體左端之  $R_1$ 、 $R_2$  與電源轉成戴維寧等效電路。

(三)利用(二)之結果算出電晶體  $I_{BQ}$ 、 $I_{CQ}$ 、 $I_{EQ}$  及  $V_{CEQ}$



【擬答】：

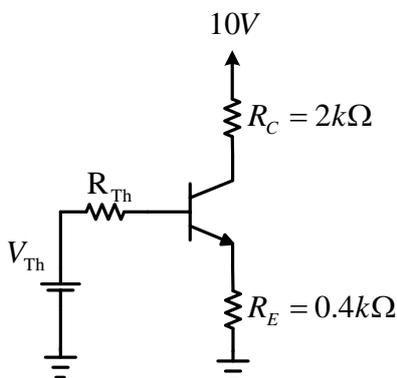
(一) DC 分析



(二)

$$R_{Th} = 56k // 12.2k = 10.02k\Omega$$

$$V_{Th} = V_{CC} \times \frac{R_2}{R_1 + R_2} = 10 \times \frac{12.2}{56 + 12.2} = 1.79V$$



(三)

$$I_{BQ} = \frac{V_{Th} - V_{BE}}{R_{Th} + (1 + \beta)R_E} = 0.0216mA$$

$$I_{CQ} = \beta I_{BQ} = 2.16mA$$

$$I_{EQ} = (1 + \beta)I_{BQ} = 2.18mA$$

$$V_{CEQ} = V_C - V_E = V_{CC} - I_C R_C - I_E R_E = 4.81V$$

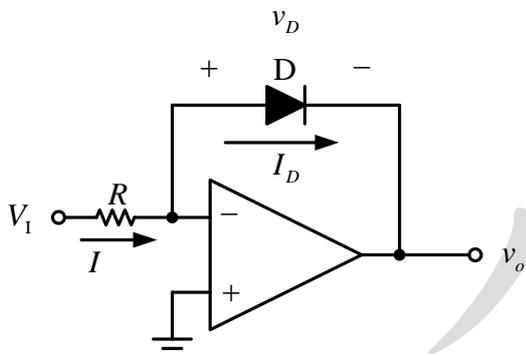
公職王歷屆試題 (104 地方政府特考)

三、(一)利用一個二極體、一個電阻及一個理想 OP 放大器，繪出一個簡單的對數放大器 (simple log amplifier)。

(二)利用(一)之電路證明輸出具有一個對數放大效應。

【擬答】：

(一)



(二)

$$I_D = I_S e^{\frac{v_D}{\eta V_T}} = I_S e^{\frac{-v_o}{\eta V_T}}$$

$$I = \frac{V_I}{R}$$

$$\therefore I = I_D$$

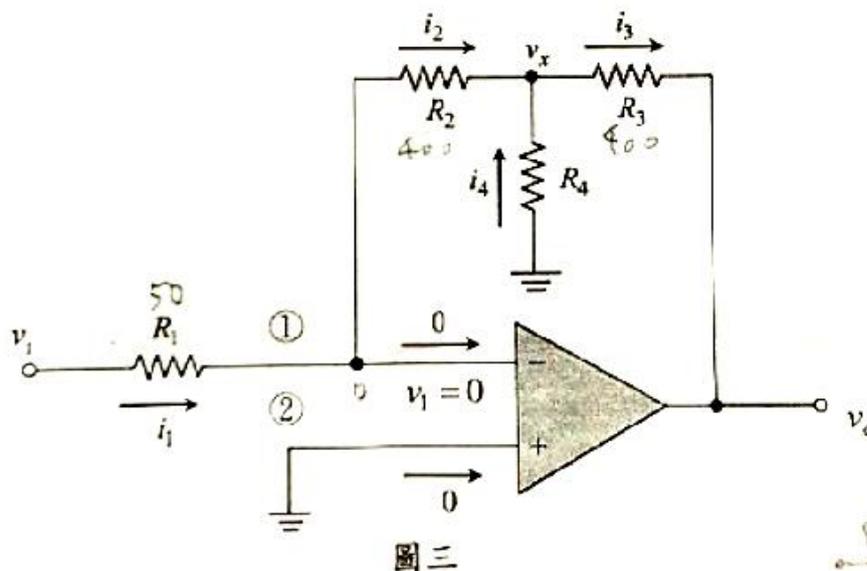
$$\Rightarrow \frac{V_I}{R} = I_S e^{\frac{-v_o}{\eta V_T}}$$

$$\Rightarrow v_o = -\eta V_T \ln \frac{V_I}{I_S \cdot R}$$

四、如圖三：

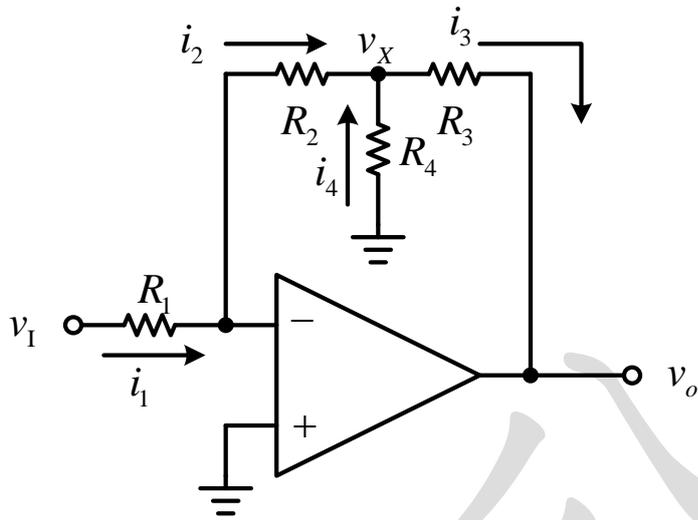
(一)利用電阻表示  $A_v = v_o/v_1 = ?$

(二)假設放大倍率為 10 倍， $R_2/R_1 = R_3/R_1 = 8$ ， $R_1 = 50k\Omega$ ，求  $R_4 = ?$



【擬答】：

(一)



$$i_2 = i_1 = \frac{v_I - 0}{R_1} = \frac{v_I}{R_1}$$

$$v_x = 0 - i_2 R_2 = -\frac{R_2}{R_1} v_I$$

$$i_4 = \frac{0 - v_x}{R_4} = \frac{R_2}{R_1 R_4} v_I$$

$$i_3 = i_2 + i_4 = \frac{R_2 + R_4}{R_1 R_4} v_I$$

$$v_o = v_x - i_3 R_3$$

$$= -\frac{R_2}{R_1} v_I - \left( \frac{R_2 + R_4}{R_1 R_4} v_I \right) R_3 = \frac{-(R_2 R_4 + R_2 R_3 + R_3 R_4)}{R_1 R_4} v_I$$

$$A_v = \frac{v_o}{v_I} = \frac{-(R_2 R_4 + R_2 R_3 + R_3 R_4)}{R_1 R_4}$$

(二)

$$\because R_1 = 50k\Omega$$

$$\frac{R_2}{R_1} = \frac{R_3}{R_1} = 8k\Omega \Rightarrow R_2 = R_3 = 400k\Omega$$

$$\because A_v = -10 = \frac{-(R_2 R_4 + R_2 R_3 + R_3 R_4)}{R_1 R_4}, \text{ 將 } R_1, R_2, R_3 \text{ 代入}$$

$$\therefore R_4 = \frac{-1600}{3} k\Omega$$

五、如下表，為 D flip-flop 之函數表：

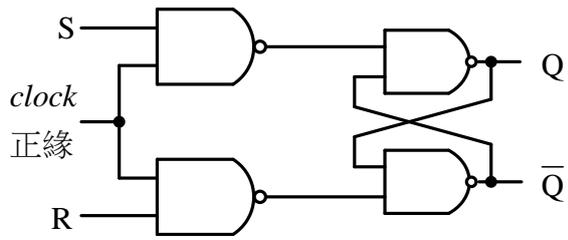
(一) 利用 NAND gate 繪出 R-S flip-flop 電路。

(二) 利用 NAND gate 及 R-S flip-flop 繪出 D flip-flop 電路。

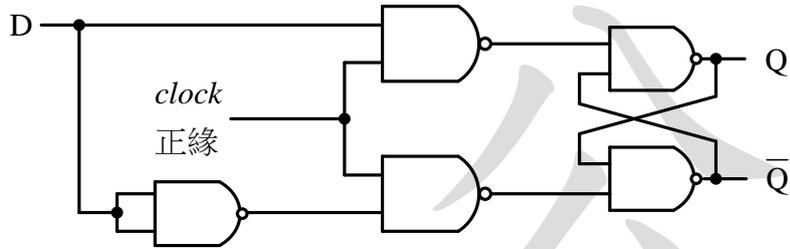
R	Clk	D	Q	Q'
0	X	X	0	1
0	↑	0	0	1
0	↑	1	1	0

【擬答】：

(一)



(二)



公  
職  
王